

Arquitectura de las Computadoras

Práctico Unidad N° 1

Nivel de Lógica Digital

Ing. Walter Lozano

Ing. Alejandro Rodríguez Costello

-
1. Analizar la ALU de 1 bit (fig 4.17 a) y responder las siguientes consignas
 - 1.1. Cuales son las operaciones que soporta esta ALU?
 - 1.2. Cuales son las entradas de datos y cuales las de control?
 - 1.3. Cuales son las salidas?
 - 1.4. Como se implementa la selección de operación?
 2. Analizar la ALU de 1 bit Nro 31 (fig 4.17 b) y responder las siguientes consignas
 - 2.1. Que cambios posee esta ALU respecto de la anterior?
 - 2.2. Como se detecta el desborde?
 3. Analizar la ALU de 32 bits (fig 4.19) y responder las siguientes consignas
 - 3.1. Es un bloque combinacional o secuencial? Por que?
 - 3.2. Como se da soporte a la instrucción ADD?
 - 3.3. Como se da soporte a la instrucción SUB?
 - 3.4. Como se da soporte a la instrucción BEQ?
 - 3.5. Como se da soporte a la instrucción SLT?
 4. Analizar el diagrama del multiplicador (fig 4.31) y responder las siguientes consignas
 - 4.1. Es un bloque combinacional o secuencial? Por que?
 - 4.2. Donde se almacena el multiplicando, el multiplicador y el resultado?
 - 4.3. De que tamaño son el multiplicando, el multiplicador y el resultado?
 - 4.4. Por que la ALU solo opera con 32 bits si el registro producto es de 64?
 - 4.5. Cuantos pasos son necesarios para obtener el resultado?
 5. Analizar la ALU de 32 bits (fig 4.19) y responder las siguientes consignas
 - 5.1. Es correcto que sólo se use el resultado de la suma del bit 31 para la salida comparación? Que sucede en el caso de desbordamiento?
 - 5.2. Que problema posee el sumador planteado?
 - 5.3. Que diferencias hay entre las instrucciones ADD y ADDU
 - 5.4. Como se da soporte a las instrucciones SLL y SRL
 - 5.5. Compare esta ALU con la ALU de punto flotante (fig 4.45), que puede observar a simple vista?